

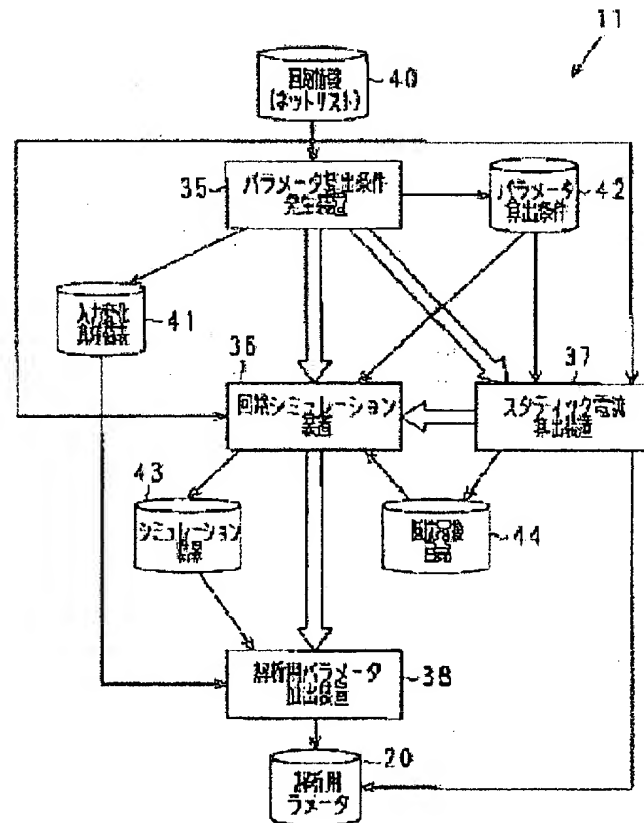
ANALYZING PARAMETER GENERATING DEVICE FOR SEMICONDUCTOR DEVICE AND ANALYZER FOR SEMICONDUCTOR DEVICE

Patent number: JP10143553
 Publication date: 1998-05-29
 Inventor: YONEDA TAKASHI; WAKITA MAKOTO; MATSUZAWA TAKAYUKI
 Applicant: FUJITSU LTD; FUJITSU VLSI LTD
 Classification:
 - international: (IPC1-7): G06F17/50; G01R31/28; G06F17/00; H01L21/82
 - european:
 Application number: JP19960302125 19961113
 Priority number(s): JP19960302125 19961113

Report a data error here

Abstract of JP10143553

PROBLEM TO BE SOLVED: To reduce the calculating time and the data quantity of a parameter for analyzing LSI. **SOLUTION:** A parameter calculating condition generator 35 inputs circuit information (net list) 40 of a transistor level to generate an input change true value table 41 and a parameter calculating condition 42. A static current calculating device 37 inputs circuit information 40 and the condition 42 to calculate a resistance replacing circuit 44. A circuit simulator 36 inputs circuit information 40 and the condition 42 to execute circuit simulation to obtain a simulation result 43. An analyzing parameter extractor 38 inputs the result 43 and extracts various parameters to output an analyzing parameter 20.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-143553

(43) 公開日 平成10年(1998) 5月29日

(51) Int.Cl.⁶

識別記号

F I

G 0 6 F 17/50

G 0 6 F 15/60

6 6 4 K

G 0 1 R 31/28

G 0 1 R 31/28

F

G 0 6 F 17/00

G 0 6 F 15/20

D

H 0 1 L 21/82

H 0 1 L 21/82

C

審査請求 未請求 請求項の数 8 O L (全 14 頁)

(21) 出願番号

特願平8-302125

(22) 出願日

平成8年(1996)11月13日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(71) 出願人 000237617

富士通ヴィエルエスアイ株式会社

愛知県春日井市高蔵寺町2丁目1844番2

(72) 発明者 米田 高志

愛知県春日井市高蔵寺町二丁目1844番2

富士通ヴィエルエスアイ株式会社内

(74) 代理人 弁理士 恩田 博宣

最終頁に続く

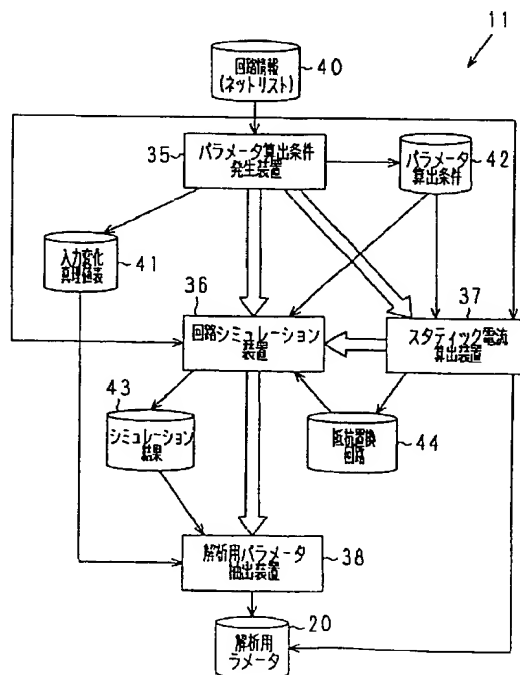
(54) 【発明の名称】 半導体装置の解析用パラメータ作成装置及び半導体装置の解析装置

(57) 【要約】

【課題】 L S I 解析用パラメータの算出時間及びデータ量を削減し、さらにパラメータ抽出精度の向上を図る。

【解決手段】 パラメータ算出条件発生装置 35 はトランジスタレベルの回路情報 (ネットリスト) 40 を入力し、入力変化真値表 41 及びパラメータ算出条件 42 を作成する。スタティック電流算出装置 37 は回路情報 40 及びパラメータ算出条件 42 を入力し、抵抗置換回路 44 を算出する。回路シミュレーション装置 36 は回路情報 40 及びパラメータ算出条件 42 を入力して回路シミュレーションを実施し、シミュレーション結果 43 を得る。解析用パラメータ抽出装置 38 はシミュレーション結果 43 を入力として種々のパラメータを抽出し、解析用パラメータ 20 として出力する。

解析用パラメータ作成装置を示す構成図



(2)

【特許請求の範囲】

【請求項1】 回路情報をパラメータ算出条件発生装置に入力し、回路の内部ノードも含む端子の信号値の組み合わせよりなる入力変化真理値表及びパラメータ算出条件を出力し、回路情報及びパラメータ算出条件を回路シミュレーション装置に入力し、回路シミュレーションを実施してシミュレーション結果を得、シミュレーション結果及び入力変化真理値表を解析用パラメータ抽出装置に入力し、解析用パラメータを抽出するようにした半導体装置の解析用パラメータ作成装置。

【請求項2】 パラメータ算出条件及び回路情報及びデバイス特性を入力とし、オフしているトランジスタを抵抗に置換した抵抗置換回路を作成するスタティック電流算出装置を備え、

前記回路シミュレーション装置は抵抗置換回路を入力して回路シミュレーションを実施してシミュレーション結果を出力する請求項1に記載の半導体装置の解析用パラメータ作成装置。

【請求項3】 前記スタティック電流算出装置は、パラメータ算出条件及び回路情報及びデバイス特性を入力として一つの抵抗に変換し、全抵抗を作成し、それに基づいてスタティック電流パラメータをパラメータ算出条件毎に算出する請求項2に記載の半導体装置の解析用パラメータ作成装置。

【請求項4】 前記パラメータ算出条件発生装置は、回路情報を入力として、回路上安定する状態を回路の内部ノードも含めてすべて抽出し、全回路安定状態を出力し、その全回路安定状態の情報を入力として回路上安定する状態から入力を変化させる状態を内部ノードも含めてすべて作成して入力変化真理値表を作成し、入力変化真理値表を入力として、回路の入力変化時の消費電流が0の条件を削除し、同じく入力変化真理値表を入力して回路の入力変化時の消費電流が等価な条件を圧縮し、さらに全回路安定状態の情報を入力としてスタティックな電流が等価な条件を圧縮する請求項1～3のいずれか一項に記載の半導体装置の解析用パラメータ作成装置。

【請求項5】 前記解析用パラメータ抽出装置は、シミュレーション結果及びスタティック電流パラメータを入力としてAC電流成分を算出し、入力変化真理値表を入力として各条件の遷移確率を算出し、AC電流成分及び遷移確率を入力として入出力端子成分へのAC電流分割を行い、入力端子電流パラメータ成分及び出力端子電流パラメータ成分を得るようにした請求項1～4のいずれか一項に記載の半導体装置の解析用パラメータ作成装置。

【請求項6】 前記解析用パラメータ抽出装置は、入力変化真理値表を入力とし、前記パラメータ算出条件に対してそれぞれの遷移確率を求め、算出条件毎に作成された入力端子電流パラメータ成分に対して遷移確率を考慮して平均を取り、入力端子のデフォルトパラメータとし

てデフォルト電流パラメータとして出力するとともに、同じく入力変化真理値表を入力として前記パラメータ算出条件に対してそれぞれの遷移確率を求め、算出条件毎に作成された出力端子電流パラメータ成分と遷移確率を入力として、算出条件毎に基準値における消費電流を算出し、その算出した消費電流の平均値を遷移確率を考慮して算出しその平均値を直接あるいは最も近い値を出力端子のデフォルトパラメータとしてデフォルト電流パラメータとして出力する請求項1～5のいずれか一項に記載の半導体装置の解析用パラメータ作成装置。

【請求項7】 前記解析用パラメータは、AC電流を電荷パラメータとして分割し、AC電荷量が入力端子と出力端子とに割り振られたパラメータ構造と、

DC電流成分を静止状態でのDC電流成分及び回路外部の条件に基づいて変動する定常電流成分に分割されたパラメータ構造と、

AC電流成分及びDC電流成分を合わせたピーク電流成分、及びピーク電流成分の微分成分に分割したパラメータ構造と、

詳細な条件を統括したデフォルトパラメータ成分を備えたパラメータ構造とを備える請求項1～6のいずれか一項に記載の半導体装置の解析用パラメータ作成装置。

【請求項8】 解析対象回路の論理回路情報とその論理に対する遅延時間情報とその論理の入出力端子に関するイベント解析情報とをイベント解析・発生装置に入力して解析対象回路のイベント情報を作成し、そのイベント情報と入力スルーレートと配線情報と解析用ネットリストと論理回路情報と解析用パラメータとを電流波形再生装置に入力して電流波形再生を行い、得られた波形データと論理回路情報と解析用パラメータとに基づいて解析対象回路の解析を行い、解析データを出力するようにした半導体装置の解析装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の消費電流や消費電力、ピーク電流、内部の電圧変動さらにはノイズを目的別に解析するために必要なパラメータを作成する半導体装置の解析用パラメータ作成装置及び半導体装置の解析装置に関する。以下、本明細書において

は、半導体装置を単にLSIという。
【0002】近年のLSIの高集積化に伴い、LSIは様々な機能搭載が行われ、様々なシステムへの適応が要求されている。LSIが搭載されるシステムによっては、消費エネルギーを状態毎にできる限り抑制することが要求されたり、発生するノイズを抑制したり、あるいは外来ノイズに対する耐性の向上を要求されたり、または更なるLSI自身の縮小化などが要求される場合がある。これらの要求に対し高速にかつ精度良く解析を実施し、設計精度の向上あるいは解析の効率向上を図るとともに、レイアウト自身の冗長性を削減する必要がある。

(3)

3

【0003】

【従来の技術】LSIに構成される回路の電圧・電流特性を解析するためのLSIの解析装置としては、回路シミュレータがその代表的なものとして挙げられる。一方、大規模回路については、論理シミュレーション結果を利用した消費電力を解析する装置や、消費電流を見積もる装置あるいは電源配線に関する電圧・電流を解析するものなどが挙げられる。

【0004】従来、このような解析装置において用いられるLSI解析用パラメータとしては、様々な形態が考えられる。回路シミュレータでは、素子単体（トランジスタ）モデルの場合、電圧－電流特性モデルや容量モデルを数式やテーブルで表現したり、あるいは電圧依存型の抵抗素子と容量あるいは電流源で表現する、いわゆるLSL（Linear Switch Level）モデルなどが従来から用いられている。

【0005】論理シミュレータでは、主に素子や回路の遅延時間を数式及びその変数あるいはテーブル（グラフ）で表現している。従来の論理シミュレータを用いて回路の消費電力や消費電流を解析する方法では、回路の消費電力自身をLSI解析用パラメータとしたり、あるいは単に消費される電流値を三角波や一般式で近似したりする方法が一般的であった。図20は消費電流値の三角波による近似を示し、電圧Vが変化したとき、電流Iが流れる。

【0006】そのため、消費電力や消費電流をAC成分、DC成分よりもさらに細かな成分及び回路の状態別に解析したり、それをすべての回路構成に対し精度高かつ高速に処理したり、または消費電力や消費電流以外の解析項目を解析したりすることができなかった。

【0007】解析精度を向上する方法としては、回路の基本単位を可能な限り細かくし、その最小の回路単位（プリミティブ）に対し一般式や三角波を適応する方法が採られていた。この手法により、例えば、大きなブロック回路や基本回路であっても、回路単位を細かくし、その単位にLSI解析用パラメータを与えることにより、回路には出力変化がなくても、細かく定義した回路単位では出力に変化が生じるため、入力信号の変化のみが発生している場合でも大まかに消費電流値を算出するといった方法が採られていた。

【0008】また、従来のLSI解析用パラメータは、例えば、ディレイ算出などでは回路の出力が変化する条件に限り解析するため、LSI解析用パラメータもその条件に対してのみ作成すればよかった。

【0009】また、LSIの消費電力や消費電流を解析する場合でも、特にCMOS論理回路を対象とした場合には、回路のスイッチング当たりの消費電力や消費電流を単純な一般式や三角波で近似するのみであったため、LSI解析用パラメータの算出は場合も回路の出力が変化する場合が基本となっていた。

4

【0010】さらに、従来の解析方法は、例えば平均消費電力を算出する場合、回路の動作率や動作周波数、電圧、負荷容量といった情報とあるいは貫通電流や定常電流成分を加えて非常に大雑把に算出する方法が一般的であった。この場合、いかに各要素データを正確に算出したとしても、各要素データに時間や状態といった情報が含まれていなかったため、任意の時間、任意の状態における正確な消費電流を算出することはできない。

【0011】また、三角波近似による電流シミュレーションでは、各時間毎に各回路の電流を算出しそれを全回路に対し加算し総電流を計算していた。これを簡略化し高速に処理する方法として、図19に示すようにある特定期間tsに限定し平均電流を算出したり、図21に示すように時間区間を細かく分割し平均電流を解析したり、あるいは最大、最小電流値を算出し解析する方法が用いられていた。

【0012】

【発明が解決しようとする課題】低電力回路設計技術を駆使してLSIを設計する場合、消費電力の時間的分布は非常に偏ったものになることが予想される。さらにLSIを様々なシステムに搭載することにより、様々な動作状態における電流特性やさらにはノイズ特性まで解析する必要がある。

【0013】このような状況においては、従来の解析装置は単に平均消費電力を求めたり、総消費電流を求めたりするだけであり、任意の動作状態における消費電流やノイズを算出したりすることができないという問題が生じていた。

【0014】また、電流解析を高精度で実施する場合には、回路の出力が変化しないケースでも電流は消費されるため、そのケースについても解析を行ったり、どのような回路であっても回路単位を細かく分けることなく、同じような精度で解析を行う必要がある。

【0015】従来の解析方法では既に記述したように、例えば出力がまったく動作せず入力のみ変化した場合などの現象を精度良く解析するためには非常に複雑な式により表現するか、基本回路であってもさらに小さな回路単位に分割しその回路動作を記述する必要があった。

【0016】これにより一つの独立した回路でありながら、それに等価な論理となるように小さな回路単位を用いて論理を構成する必要があり、極端な場合、レイアウト情報と異なる論理情報を持たざるを得なかったり、小さな回路単位のみで単純に回路の動作を正確に記述できない特殊回路などに対しては回路単位を細かく分割したり、パラメータを正しい結果が得られるように振り分けるのに多大な労力を必要としたり、あるいは適応できないという問題が発生していた。

【0017】また、従来の論理シミュレーションなどを用いる解析方法では、単に消費電力を算出したり、総消費電流を算出する方式が採られており、半導体装置にて

(4)

5

消費される電流成分をAC成分、DC成分という分割よりもさらに細かな成分へ分割し解析する手法は採られていなかった。

【0018】従って、従来の解析方法は、回路単位に消費電力を算出したり総消費電流を算出することはできても、例えば静止状態での電流を正確に算出することはできないという問題が生じていた。

【0019】本発明の第1の目的は、どのような回路に対してもまったく同様なパラメータを定義することが可能であり、高精度でかつ成分、条件別に半導体装置の解析を行うことができるパラメータ構造を提供することである。

【0020】また、従来の論理シミュレータ等を用いて解析する方法では、特にディレイ算出などでは、出力が変化する条件に限って解析を実施すればよかった。ところが、正確な電流解析まで応用範囲を広げるためには、回路の出力が変化しないケースについても解析を行う必要があり、膨大な解析条件を取り扱う必要がある。解析に用いるパラメータをすべての成分に分割したり、すべての条件に分けて確実に算出しようとする、膨大な算出時間と膨大なデータ量が必要になるという問題が生じる。

【0021】本発明の第2の目的は、LSI解析用パラメータの算出時間及びデータ量を削減し、さらにパラメータ抽出精度の向上を図ることができる半導体装置の解析用パラメータ作成装置を提供することにある。

【0022】また、論理シミュレーションなどを用いて電流を解析する場合、各時間毎に逐次電流を加算するか、あるいはある特定時間内の平均電流を算出し、簡略化する方法が採られていた。そのため、解析に多大な処理時間を必要としたり、あるいは解析に必要な電流値を平均化することにより精度を損なったりするという問題が生じていた。

【0023】本発明の第3の目的は、解析に用いるLSI解析用パラメータとして成分を分割したり条件別に電荷や電流を取り扱ったものを採用し、半導体装置の消費エネルギー（電流又は電荷）を成分毎、状態毎に正確に算出することができる半導体装置の解析装置を提供することにある。

【0024】

【課題を解決するための手段】請求項1の発明は、回路情報をパラメータ算出条件発生装置に入力し、回路の内部ノードも含む端子の信号値の組み合わせよりなる入力変化真理値表及びパラメータ算出条件を出力し、回路情報及びパラメータ算出条件を回路シミュレーション装置に入力し、回路シミュレーションを実施してシミュレーション結果を得、シミュレーション結果及び入力変化真理値表を解析用パラメータ抽出装置に入力し、解析用パラメータを抽出するようにした。

【0025】請求項2の発明は、パラメータ算出条件及

6

び回路情報及びデバイス特性を入力とし、オフしているトランジスタを抵抗に置換した抵抗置換回路を作成するスタティック電流算出装置を備え、回路シミュレーション装置は抵抗置換回路を入力して回路シミュレーションを実施してシミュレーション結果を出力するようにした。

【0026】請求項3の発明は、スタティック電流算出装置は、パラメータ算出条件及び回路情報及びデバイス特性を入力として一つの抵抗に変換し、全抵抗を作成し、それに基づいてスタティック電流パラメータをパラメータ算出条件毎に算出するようにした。

【0027】請求項4の発明は、パラメータ算出条件発生装置は、回路情報を入力として、回路上安定する状態を回路の内部ノードも含めてすべて抽出し、全回路安定状態を出力し、その全回路安定状態の情報を入力として回路上安定する状態から入力を変化させる状態を内部ノードも含めてすべて作成して入力変化真理値表を作成し、入力変化真理値表を入力として、回路の入力変化時の消費電流が0の条件を削除し、同じく入力変化真理値表を入力して回路の入力変化時の消費電流が等価な条件を圧縮し、さらに全回路安定状態の情報を入力としてスタティックな電流が等価な条件を圧縮するようにした。

【0028】請求項5の発明は、解析用パラメータ抽出装置は、シミュレーション結果及びスタティック電流パラメータを入力としてAC電流成分を算出し、入力変化真理値表を入力として各条件の遷移確率を算出し、AC電流成分及び遷移確率を入力として入出力端子成分へのAC電流分割を行い、入力端子電流パラメータ成分及び出力端子電流パラメータ成分を得るようにした。

【0029】請求項6の発明は、解析用パラメータ抽出装置は、入力変化真理値表を入力とし、パラメータ算出条件に対してそれぞれの遷移確率を求め、算出条件毎に作成された入力端子電流パラメータ成分に対して遷移確率を考慮して平均を取り、入力端子のデフォルトパラメータとしてデフォルト電流パラメータとして出力するとともに、同じく入力変化真理値表を入力としてパラメータ算出条件に対してそれぞれの遷移確率を求め、算出条件毎に作成された出力端子電流パラメータ成分と遷移確率を入力として、算出条件毎に基準値における消費電流を算出し、その算出した消費電流の平均値を遷移確率を考慮して算出しその平均値を直接あるいは最も近い値を出力端子のデフォルトパラメータとしてデフォルト電流パラメータとして出力するようにした。

【0030】請求項7の発明は、解析用パラメータは、AC電流を電荷パラメータとして分割し、AC電荷量が入力端子と出力端子とに割り振られたパラメータ構造と、DC電流成分を静止状態でのDC電流成分及び回路外部の条件に基づいて変動する定常電流成分に分割されたパラメータ構造と、AC電流成分及びDC電流成分を合わせたピーク電流成分、及びピーク電流成分の微分成分

(5)

7

分に分割したパラメータ構造と、詳細な条件を統括したデフォルトパラメータ成分を備えたパラメータ構造とを備える。

【0031】請求項8の発明は、解析対象回路の論理回路情報とその論理に対する遅延時間情報とその論理の入出力端子に関するイベント解析情報とをイベント解析・発生装置に入力して解析対象回路のイベント情報を作成し、そのイベント情報と入力スルーレートと配線情報と解析用ネットリストと論理回路情報と解析用パラメータとを電流波形再生装置に入力して電流波形再生を行い、得られた波形データと論理回路情報と解析用パラメータとに基づいて解析対象回路の解析を行い、解析データを出力するようにした。

【0032】（作用）請求項1～6の発明によれば、解析用パラメータの増加を抑制しつつ、解析用パラメータによって高精度な解析を行うことができる。

【0033】請求項7の発明によれば、どのような回路に対してもまったく同様なパラメータを定義することが可能であり、高精度でかつ条件、成分別に半導体装置の解析を行うことができる。

【0034】請求項8の本発明によれば、半導体装置が静止状態にある時の消費電流値や所望の動作における所望の時間における電流値を、イベント解析・発生装置の所望のイベント情報を得ることにより解析的に得ることができる。

【0035】

【発明の実施の形態】以下、本発明を具体化した実施の一形態を図1～図18に従って説明する。図1は、半導体装置（LSI）の消費電流や消費電力、ピーク電流、電圧変動、さらにはノイズを目的別に解析するためのLSI解析システム10を示す。図2は、LSI解析に必要なパラメータを作成するためのLSI解析用パラメータ作成装置11を示す。

【0036】図1に示すように、LSI解析システム10は解析用パラメータ作成装置11、遅延時間解析装置12及びLSI解析装置15を備える。また、LSI解析システム10は、LSIの解析用パラメータ20、論理回路情報21、配線容量等の配線情報22、入出力ピンの信号変化の情報であるイベント解析情報23、遅延時間情報24、入力スルーレート情報25、電源ラインと回路との接続情報である解析用ネットリスト26及びLSI全体のレイアウト情報27を備える。

【0037】遅延時間解析装置12は、配線情報22を入力するとともに、論理回路情報21を入力する。論理回路情報21は解析が必要な回路部分の接続情報のみであってよい。遅延時間解析装置12は配線情報（配線容量情報）22及び論理回路情報21に基づいて配線の遅延時間を解析し、解析結果として遅延時間情報24を得る。また、遅延時間解析装置12は配線情報（配線容量情報）22に基づいて入力信号のレベル変化時の割合

8

を解析し、入力スルーレート25を得る。

【0038】解析用パラメータ作成装置11はLSI解析に必要な解析用パラメータ20を作成する。図2は、解析用パラメータ作成装置11の詳細を示す。解析精度及び内容は、解析用パラメータ20の質及び内容に大きく依存するため、解析用パラメータ20はLSI解析装置15の重要な入力ファクターであり、本発明の骨格の一部である。本形態の解析用パラメータ20は、消費電力や消費電流をパラメータとして取り扱う場合でも、DC成分、（定常電流、リーク電流）及びAC成分（スイッチング電流、貫通電流）とに分割し処理するとともに、さらに、以下のような分類している。

【0039】（1）AC電流成分を電荷パラメータとして分割し、それをさらに回路の入力端子と出力端子へ分割し定義する。

（2）DC電流成分を成分別に分割する。

【0040】・静止状態でのDC電流成分
・回路外部（入出力端子、コントロール端子など）の条件により変動する定常電流成分

（3）AC電流成分、DC電流成分を合わせて定義する。

【0041】・ピーク電流成分及びそのピーク時間、 di/dt 成分

（4）詳細な条件を統括したデフォルトパラメータ成分を定義する。

解析用パラメータ作成装置11はパラメータ算出条件発生装置35、回路シミュレーション装置36、スタティク電流算出装置37及び解析用パラメータ抽出装置38を備えている。

【0042】パラメータ算出条件発生装置35はトランジスタレベルの回路情報（ネットリスト）40を入力し、入力変化真理値表41を作成するとともに、パラメータ算出条件42を作成する。スタティク電流算出装置37は回路情報40及びパラメータ算出条件42を入力し、抵抗置換回路44を算出する。回路シミュレーション装置36は回路情報40及びパラメータ算出条件42を入力して回路シミュレーションを実施し、シミュレーション結果43を得る。この際、場合によっては、回路シミュレーション装置36はスタティク電流算出装置37によって作成された抵抗置換回路44も入力として解析することがある。解析用パラメータ抽出装置38はシミュレーション結果43を入力として上記した各パラメータを抽出し、解析用パラメータ20として出力する。

【0043】図2において、回路シミュレーション装置36は従来のもを用いるが、パラメータ算出条件発生装置35、スタティク電流算出装置37及び解析用パラメータ抽出装置38は従来にない処理方法を採用することにより解析用パラメータ20を作成している。

【0044】電流解析精度を向上させるためには、先に

9

説明したように回路の出力が変化した場合のみ解析するだけでは不十分であり、入力のみ変化した場合などの条件についてもパラメータを作成する必要がある。しかしながらすべての条件についてまともに処理していたのでは膨大な時間が必要となるため、本発明では、パラメータ算出条件発生装置 35 にてパラメータ算出条件 42 を可能な限り削減し、精度を損なうことなく回路シミュレーション装置 36 におけるシミュレーション時間の短縮を実現している。

【0045】電流成分を精度を損なうことなく分割する方法として、スタティック電流の算出をスタティック電流算出装置 37 により、通常トランジスタなどのデバイス能動素子を含め記述される回路情報を、抵抗素子のみのネットリストに置換した抵抗置換回路 44 を出力し、それを回路シミュレーションにより解く場合と、直接スタティック電流算出装置 37 によりスタティック電流パラメータ 67 を算出する場合がある。これにより回路シミュレータの解析精度をスタティック電流が正確に解析できるまで解析精度を上げて処理することを避けることにより、回路シミュレーション装置 36 の回路シミュレーション速度の向上を図っている。

【0046】以下、パラメータ算出条件発生装置 35、スタティック電流算出装置 37 及び解析用パラメータ抽出装置 38 が実施する処理について詳細に説明する。図 3 はパラメータ算出条件発生装置 35 が実施する処理を示す。

【0047】まず、ステップ 50 において、回路情報（ネットリスト）40 を入力として、回路安定状態を、回路の入出力端子及び内部ノードも含めてすべて抽出し、抽出した全回路安定状態 55 を出力する。

【0048】次に、ステップ 51 にて全回路安定状態 55 の情報を入力として回路上安定する状態から入力を変化させる状態（入力変化状態）を内部ノードも含めてすべて作成し、入力変化真理値表 41 を作成する。

【0049】ステップ 53 では入力変化真理値表 41 を入力として、回路の入力変化時の消費電流が 0 の条件を削除する。この際、回路のトランジスタ構成が 1 段の場合、出力が変化しない入力変化状態を削除する。回路のトランジスタ構成が多段の場合、トランジスタのゲートと繋がる内部ノードが変化しない入力変化状態を削除する。そして、残った入力変化状態を入力変化時の消費電流算出条件とする。

【0050】ステップ 54 では、同じく入力変化真理値表 41 を入力として回路の入力変化時の消費電流が等価な条件を圧縮する。この処理では、以下のレベル 1 又はレベル 2 の処理を行う。レベル 1 の処理としてトランジスタのゲートとつながる内部ノードの変化が一致する入力変化状態同士をグループ化する。レベル 2 の処理として（1）トランジスタのゲートとつながる内部ノードの容量を計算する。（2）容量が同じ内部ノード同士をグ

(6)

10

ループ化する。（3）ノードグループの変化が一致する入力変化状態同士をグループ化する。そして、レベル 1 又はレベル 2 の処理の後、グループ化した中の一つを代表の条件に決定し、この代表の条件を入力変化時の消費電流算出条件とする。

【0051】また、ステップ 52 において、全回路安定状態 55 の情報を入力としてスタティックな電流が等価な条件を圧縮する。ステップ 52、53、54 の処理によってパラメータ算出条件 42 を得る。この処理では、

（1）オフしているトランジスタを抵抗に置き換える。

（2）オンしているトランジスタを配線に置き換える。

（3）抵抗に置き換えた回路の形が一致する安定状態同士をグループ化する。そして、グループ化しなかった安定状態をスタティック電流算出条件とする。また、グループ化した安定状態の中の一つを代表の条件に決定し、この代表の条件をスタティック電流算出条件とする。

【0052】以下に、パラメータ算出条件発生処理を図 11 に示される一般的な D フリップフロップ (DFF) 90 を例に具体的に説明する。図 11 に示す DFF 90 は、マスタラッチ M1 及びスレーブラッチ M2 を備えるとともに、入力端子 D、CK、出力端子 Q、XQ、及び内部ノード PA1、PA2、PC1、PC2、N5、N8 を備えている。なお、マスタラッチ M1 内データを PC1、スレーブラッチ M2 内データを PC2 とする。

【0053】ステップ 50 にて、DFF 90 について入力端子 D、CK、出力端子 Q、XQ、及び内部ノード PA1、PA2、PC1、PC2、N5、N8 を含めて全回路安定状態が抽出され、図 12 に示す真理値表 91 が作成される。

【0054】ステップ 51 にて真理値表 91（回路上安定する状態）から入力を変化させる状態（入力変化状態）が内部ノードも含めてすべて作成され、図 13 に示す入力変化真理値表 92 が作成される。なお、入力変化真理値表 92 において、up: 0 → 1、dn: 1 → 0 を示す。

【0055】ステップ 53 において、入力変化時の消費電流が 0 の条件を削除する。この際、トランジスタ構成が 1 段の場合（ゲート接続内部ノードがない場合）、出力が変化しない入力変化状態を削除する。トランジスタ構成が多段の場合（ゲート接続内部ノードがない場合）、トランジスタのゲートとつながる内部ノードが変化しない入力変化状態を削除する。入力変化真理値表 92 における（11）（12）（15）（16）の入力変化状態は内部ノードが変化しないため削除され、図 14 に示す入力変化真理値表 93 が生成される。

【0056】ステップ 54 において、入力変化時の消費電流が等価な条件を圧縮する。レベル 1 の処理では、トランジスタのゲートとつながる内部ノードの変化が一致する入力変化状態同士をグループ化する。レベル 2 の処理では（1）トランジスタのゲートとつながる内部ノード

(7)

11

ドの容量を計算する。(2)容量が同じ内部ノード同士をグループ化する。(3)ノードグループの変化が一致する入力変化状態同士をグループ化する。そして、グループ化した中の一つを代表の条件に決定し、この代表の条件を入力変化時の消費電流算出条件とする。レベル1の処理を行った場合、入力変化真理値表9.3における入力変化状態(2)と(4)、(5)と(7)、(9)と(10)、(13)と(14)をそれぞれグループ化し、いずれかを代表の条件とする。すると、図15に示す入力変化真理値表9.4が生成される。すなわち、図13における16個の条件が、図15においては8個の条件へと条件を半減することができる。

【0057】図4はスタティック電流算出装置37が実施する処理を示す。まず、ステップ60において、パラメータ算出条件4.2及び回路情報(ネットリスト)4.0及びデバイス特性6.5を入力とし、トランジスタを抵抗に置換した抵抗置換回路4.4を作成する。置換する抵抗値はトランジスタ特性から算出する。抵抗置換回路4.4は、回路の入出力状態により変化するため、算出条件毎に作成される。

【0058】ステップ61で同じくパラメータ算出条件4.2及び回路情報(ネットリスト)4.0及びデバイス特性6.5を入力として一つの抵抗に変換し、全抵抗6.6を作成する。

【0059】ステップ62で全抵抗6.6に基づいてスタティック電流パラメータ6.7を算出条件毎に算出する。回路に印加される電源電圧と全抵抗6.6とに基づいて電流値を算出する。

【0060】図10に回路情報から全抵抗へ変換した場合の例を示す。図10(a)に示す回路情報9.5において、pMOSトランジスタT1はH信号に基づいてオフし、nMOSトランジスタT3はH信号に基づいてオンする。pMOSトランジスタT2はL信号に基づいてオンし、nMOSトランジスタT4はL信号に基づいてオフする。従って、pMOSトランジスタT5はオフし、nMOSトランジスタT6はオンする。オフしているトランジスタT1、T4、T5はそれぞれ抵抗素子R1、R2、R3に変換され、オンしているトランジスタT2、T3、T6は抵抗0状態、さらにゲートノード部は抵抗無限大(開放)に変換され、図10(b)に示す抵抗置換回路9.6に変換される。

【0061】次に、図10(b)に示す抵抗R1、R2、R3が1つの抵抗素子R4に変換され、図10(c)に示す全抵抗9.7に変換される。図5は解析用パラメータ抽出装置38が実施する処理のうち、AC電流成分を回路の入出力端子へ割り振る処理を示す。

【0062】まず、ステップ70でシミュレーション結果4.3及びスタティック電流パラメータ6.7を入力し、シミュレーション結果4.3からスタティック電流パラメータ6.7を引くことによりAC電流成分7.5を算出す

12

る。

【0063】ステップ71にて入力変化真理値表4.1を入力として各入力変化状態の遷移確率7.6を算出する。例えば、図13に示す入力変化真理値表9.2において、入力変化状態(1)(2)(15)はそれぞれ図12に示す真理値表9.1の安定状態(a)(b)(g)から安定状態(c)に遷移したものとなる。入力変化真理値表9.2において安定状態(c)になるのは16条件のうち3条件である。従って、安定状態(c)になる遷移確率は3/16となる。

【0064】ステップ72において、AC電流成分7.5及び遷移確率7.6を入力として入出力端子成分へのAC電流分割を行い、入端子電流パラメータ成分7.7及び出力端子電流パラメータ成分7.8を得る。

【0065】以下に、さらに具体的な入出力端子成分へのAC電流分割方法の一例を述べる。

1) 入力端子のAC電荷量の求め方

<出力が変化しない算出条件に対して>

・同一入力条件の場合

(1) 入力変化真理値表4.1に基づいて算出条件について、それぞれの遷移確率を求める。

【0066】(2) 算出条件毎のAC電荷量を遷移確率の重み(遷移確率の高いものは重みが高く、遷移確率の低いものは重みが低い)を考慮して平均を入力端子のAC電荷量とする。

【0067】・同一入力条件以外の場合、すべて入力端子のAC電荷量とする。

<出力が変化する算出条件に対して>

・同一入力の出力が変化しない算出条件がある場合、同一入力の出力が変化しない算出条件を入力端子のAC電荷量とする。

【0068】・同一入力端子に着目して別の入力条件で出力が変化しない算出条件がある場合、同一入力端子の出力が変化しない算出条件値の平均を入力端子のAC電荷量とする。

【0069】・すべての条件で出力が変化する算出条件の場合、AC電流成分における入力スルーレート依存成分のみを入力端子のAC電荷量とする。

2) 出力端子のAC電荷量の求め方

<出力が変化する算出条件に対して>

・出力が同時変化しない場合、(電荷量-入力端子電荷量)を出力端子のAC電荷量とする。

【0070】・出力が同時変化する場合、(電荷量-入力端子電荷量)を変化する複数の出力端子で均等に割り、出力端子のAC電荷量とする。図6は解析用パラメータ抽出装置38が実施する処理のうち、デフォルトパラメータ作成処理を示す。

【0071】入力端子のデフォルトパラメータを求めるには、ステップ71で入力変化真理値表4.1を入力として図3と同一の処理により作成されたパラメータ算出条

(8)

13

件 4 2 に対してそれぞれの遷移確率を求め、遷移確率 7 6 を作成する。

【0072】ステップ 8 0 において、算出条件毎に作成された入力端子電流パラメータ成分 7 7 と遷移確率 7 6 とを入力として、入力端子電流パラメータ成分に対して遷移確率の重みを考慮して平均を取り、入力端子のデフォルトパラメータとしてデフォルト電流パラメータ 8 5 を出力する。

【0073】出力端子のデフォルトパラメータを求めるには、ステップ 7 1 で入力変化真理値表 4 1 を入力として図 3 と同一の処理により作成されたパラメータ算出条件 4 2 に対してそれぞれの遷移確率を求め、遷移確率 7 6 を作成する。

【0074】ステップ 8 1 において、算出条件毎に作成された出力端子電流パラメータ成分 7 8 と遷移確率 7 6 とを入力として、算出条件毎に基準値における消費電流を算出し、その算出した消費電流の平均値を遷移確率の重みを考慮して算出する。そして、その平均値を直接、あるいは最も近い値を出力端子のデフォルトパラメータとしてデフォルト電流パラメータ 8 5 を出力する。

【0075】以上の電流成分は、回路の入力条件別に定義することにより精度高い解析が実現できる。また、どのような回路であっても上記パラメータを入力条件別、あるいは入出力端子に割り振るのみで対応できるため、すべての回路に対し同じ方法で定義することができる。そのため、従来のように回路を分割して小さな回路単位を用いて論理を構成する必要がなくなる。

【0076】図 1 に示すように、L S I 解析装置 1 5 はイベント解析・発生装置 1 6、電流波形再生装置 1 7、解析部 1 8 及びグラフィック表示部 1 9 を備える。イベント解析・発生装置 1 6 は解析対象回路の論理回路情報 2 1 と、その論理回路に対するイベント解析情報（入出力ピンの信号変化の情報）2 3 と、その論理回路に対する遅延時間情報 2 4 とを基本入力とし、論理回路情報 2 1、イベント解析情報 2 3 及び遅延時間情報 2 4 とに基づいて解析対象の論理回路の内部のイベント情報 2 8

（信号変化情報）を作成する。電流波形再生装置 1 7 はイベント情報 2 8、入力スルーレート情報 2 5、配線情報 2 2、解析用ネットリスト 2 6、論理回路情報 2 1 及び前記解析用パラメータ作成装置 1 1 にて作成された解析用パラメータ 2 0 を入力し、電流波形再生装置 1 7 はこれらの情報に基づいて電流波形の再生を行い、所望の波形データ 2 9 を得る。

【0077】解析部 1 8 は波形データ 2 9、論理回路情報 2 1、解析用パラメータ 2 0、及び必要に応じてレイアウト情報 2 7 を入力として L S I の解析を行い、解析データ 3 0 を出力する。グラフィック表示部 1 9 はレイアウト情報 2 7 及び解析データ 3 0 に基づいてグラフィック表示を行う。

【0078】次に、L S I 解析装置 1 5 が実行する解析

14

例について説明する。図 7 は、解析用パラメータ作成装置 1 1 によって作成された解析用パラメータによる電流波形表現の例を示す。本発明による電流計算方法は、三角波のみならず、様々な成分からなる矩形波が加わる波形にて解析される。矩形波部分の電流量を I_{dc} と表現すると、 I_{dc} は回路の状態に応じて変化する。三角波部分は、ピーク電流 I_p 及び電流がピークとなる時間 t_p により表現される。また、三角波の始点パラメータ t_s 、終点パラメータ t_e を予め算出するか、あるいは図 8 に示す電流値の時間変化量 $d_i t$ と、それに対応する電荷量 Q （時間軸と波形とで囲まれる面積）に基づいて以下のように算出する。

【0079】

三角波の始点 $t_s = t_p - (I_p / d_i t)$

三角波の終点 $t_e = t_s + (2 * Q / I_p)$

図 7 に示す L S I 解析用パラメータによる電流波形表現と、L S I 解析装置 1 5 によって様々な電流解析を行うことができる。

【0080】図 1 6 ~ 1 8 に、L S I 解析装置 1 5 及び解析用パラメータ 2 0 を用いて解析した例を概念的に示す。図 1 6 に示すように、各電圧イベント（入力 1、入力 2 又は出力の変化）に関する電流を、図 7 に示す三角波 + 矩形波により表現することにより、従来の方式ではいくら詳細に時間区切りを細かくしても算出できなかった静止ポイントについての静止電流が容易に解析できる。この際、静止電流の解析に必要な解析用パラメータを精度良く算出し、それを用いて解析することによって静止電流を高精度に算出することができる。

【0081】図 1 7、図 1 8 は、本発明による高速な電流解析方法の例を示す。図 1 7 に示す簡略方式 1 は、例えば、各電圧イベント（入力 1、入力 2 又は出力の変化）が発生した時刻を中心（あるいは始点）に、ある一定時間幅を規定し平均電流値を算出したものである。

【0082】図 1 8 に示す簡略方式 2 は、計算ポイントを予め指定し解析する方法である。例えば、解析用パラメータに対し、計算ポイントを可変に設定した場合、以下のように取り扱うことができる。

【0083】・1 ポイント指定の場合、ピーク電流のポイントのみによる電流加算

・2 ポイント指定の場合、ピーク電流のポイント及びそれを基準とした任意の一点

・3 ポイント指定の場合、ピーク電流ポイント及びそれを基準とした任意の 2 点

以下、ポイント指定数が増えるに従い、ピーク電流ポイントを基準に任意のポイントが n 点指定される。尚、 $n = (\text{ポイント指定数}) - 1$

図 1 8 の簡略方式 2 では、3 ポイント指定した場合の例を示している。この場合の任意のポイント 2 点としては、始点 t_s 及び t_e ポイントを加算対象としており、計算負荷が最も少なく済む。また、この場合が、最も

15

標準的な処理方法となり、電圧イベントの1イベントに対し、電流計算ポイントが3ポイントということになる。

【0084】図8は、LSI解析装置15を用いてノイズ解析を行う場合に用いるLSI解析用パラメータを示す。図7に示した三角波に加えて矩形波を取り入れた波形近似に対して、さらに電流の時間変化を表すパラメータ $d i t (=d i / d t)$ を採用することにより、LSI解析装置15を用いてより詳細なノイズ解析が可能になる。

【0085】例えば、パッケージインダクタンスによる電位の変動に対して簡便なノイズ解析が可能になる。この場合、図8に示す解析用パラメータを用いる。基本的には図17、図18に示した方法により算出される電流波形を直接解析することによっても勿論解析は可能であるが、さらに簡便な方法として個々の回路における $d i t$ を電源配線グループ毎に加算したり、あるいはグループ間の結合状態により分割演算することにより、最終的な電源ピンにおけるトータルの $d i t$ を所望の時間において算出することにより、その時間におけるパッケージインダクタンスによる逆起電力ノイズを定量化することができる。また、図17、図18に示した方法により得られた電流波形に基づいて、所望の回路部分（電源配線部分）における電流波形解析を行うことにより、高調波成分表を作成し、レポートすればよい。解析すべき回路規模が大規模である場合、危険箇所の推定にはかなりの労力が必要となることが予想される。この場合、役立つ方法が図8に示す $d i t$ パラメータによる解析である。 $d i t$ パラメータは、その性質上、マイナス値を示す場合とプラス値を示す場合とがある。この性質を利用し危険箇所の推定を行う。

【0086】 $d i t$ の加算を行う場合は、必ずマイナス値とプラス値とを分けて実施し、 $d i t$ の符号が変化する時間間隔をモニターする。この時間間隔がある規定値以下となった場合を、危険箇所及び時間としてレポートする。

【0087】その場合、発生している輻射ノイズを定量化することはむずかしいが、ある一定の電流変化が周期的に発生していることにより、その危険性を検知することは、十分可能となる。

【0088】さらに、図17、図18に示した方法により得られた電流波形に基づいて、所望の回路部分（電源配線部分）における電流波形が極端に集中し、ある一定規定値を超えた点を検出しレポートすることにより、同時スイッチングや過大電流消費による電源ドロップを解析することができる。

【0089】本形態はこのように構成されているので、以下の効果がある。

(1) 本形態の解析用パラメータ抽出装置38は、AC電流（電荷）成分を入力端子電流パラメータ成分77及

(9)

16

び出力端子電流パラメータ成分78に分割することにより、入力端子あるいは出力端子を独立に着目しても正確な電流を見積もることができる。また、回路の出力が変化せず、入力のみ変化するケースでも正確に電流を見積もることができる。

【0090】例えば、図9は3つの入力端子A1、A2、A3の及び出力端子Xを備えた多入力回路の入出力電圧・電流波形を示している。図9(a)は入力端子A1、A2、A3の信号の変化タイミングのずれが非常に小さい場合を示し、図9(b)は入力端子A1、A2、A3の信号の変化タイミングのずれが大きい場合を示している。この場合の消費電荷としては、出力端子Xの電圧が変化する場合の入力端子(A3)の電圧変化にさえ着目すれば十分であることが予想される。図9(b)における消費電荷量の一例を以下の表1に示す。

【0091】

【表1】

端子	電荷量	$e^{-15}c(k-m)$
A1変化	Q_{A1}	12.76
A2変化	Q_{A2}	26.60
A3変化	Q_{A3}	393.21
X変化	Q_x	495

【0092】この回路の場合、出力端子Xの電圧が変化する場合の入力端子A3の電圧変化における消費電荷量 Q_{A3} に比べ、出力端子Xの電圧が変化しない場合の入力端子A1、A2の電圧変化における消費電荷量 Q_{A1} 、 Q_{A2} は、1.3%~6.8%である。出力端子Xの電圧が変化する場合のトータルの総電荷量は、出力負荷に依存するため、さらにこの誤差が小さく見えるため、従来は無視されてきた成分である。しかし、低電力設計が進むにつれ、トータルの消費電荷量が低下するにつれて、これらの電荷消費分は無視できなくなる。また、その比率が低い回路であっても、動作上入力の変化のみ起きる確率が高い場合など、消費電荷量の見積もり誤差はいよいよ深刻となる。本発明は、消費電荷、消費電流の解析精度を大幅に向上することができる。

【0093】また、本形態では、回路内部での消費電荷量と、回路出力の負荷に対する充放電電流による消費分を分けるのみならず、入力端子及び出力端子にその電荷量を分けて定義しているため、出力の動作とは無関係に入力の動作のみで消費電荷、電流を正確にしかも高速に計算することができる。

【0094】(2) 本形態の解析用パラメータ作成装置11は回路シミュレーション装置36により解析する場合でも、抵抗素子のみの抵抗置換回路44による電流解析を行うため、スタティック電流のような微小電流成分を精度を損なうことなく高速に算出することができる。

【0095】(3) 本形態のパラメータ算出条件発生装

20

30

40

50

(10)

17

置35はパラメータ算出条件14を限定し、精度を損なうことなく回路シミュレーション装置36での処理時間の短縮化を図ることができる。これにより、解析用パラメータ20のデータ量削減を、解析精度を損なうことなく実施することができる。

【0096】(4)本形態の解析用パラメータ抽出装置38は、各端子についてデフォルトパラメータを作成しているため、端子に着目した解析を行うことができる。

(5)解析用パラメータ作成装置11にて作成されたLSIの解析用パラメータ20を用いてLSI解析装置15によってLSIの電流解析を行うことにより、消費エネルギー(電流、電荷)を成分毎、状態毎に正確に算出することが可能となる。また、目的、用途に応じた電流解析を実施できるため、詳細な解析や、または精度を損なうことなく高速に解析することが可能となり、LSIの解析時間を短縮することができる。また、算出されたLSIの静止電流値は、LSIの試験における判定条件へ適応することにより、より不良検出率の高い試験を実施することができる。

【0097】(6)解析用パラメータ作成装置11にて作成されたLSIの解析用パラメータ20を用いてLSI解析装置15によってLSIの電流解析を行うことにより、ノイズが発生する危険性を予知することが可能となり、その結果をチップレイアウト(配置処理、配線処理)にフィードバックすることにより、様々なノイズの問題を回避することができる。

【0098】

【発明の効果】以上詳述したように、請求項1～6の発明は、解析用パラメータの増加を抑制しつつ、解析用パラメータによって高精度な解析を行うことができる。

【0099】請求項7の発明は、どのような回路に対してもまったく同様なパラメータを定義することが可能であり、高精度でかつ条件、成分別に半導体装置の解析を行うことができる。

【0100】請求項8の本発明は、半導体装置が静止状態にある時の消費電流値や所望の動作における所望の時間における電流値を、イベント解析・発生装置の所望のイベント情報を得ることにより解析的に得ることができる。

【図面の簡単な説明】

【図1】実施の形態の半導体装置の解析システムを示す構成図

【図2】解析用パラメータ作成装置を示す構成図

【図3】パラメータ算出条件発生装置の処理を示すフロー図

【図4】スタティック電流算出装置の処理を示すフロー図

18

【図5】解析用パラメータ抽出装置の処理を示すフロー図

【図6】解析用パラメータ抽出装置の処理を示すフロー図

【図7】実施の形態の解析用パラメータを示す説明図

【図8】実施の形態の解析用パラメータを示す説明図

【図9】多入力回路の入出力電圧・電流波形を示す説明図

【図10】抵抗置換回路の作成を示す説明図

【図11】Dフリップフロップの論理等価回路図

【図12】Dフリップフロップの真理値表を示す説明図

【図13】Dフリップフロップの入力変化真理値表を示す説明図

【図14】パラメータ算出条件の作成を示す説明図

【図15】パラメータ算出条件を示す説明図

【図16】LSI解析装置による解析例を示す説明図

【図17】LSI解析装置による解析例を示す説明図

【図18】LSI解析装置による解析例を示す説明図

【図19】従来の平均電流算出を示す説明図

【図20】従来の三角波近似による電流加算を示す説明図

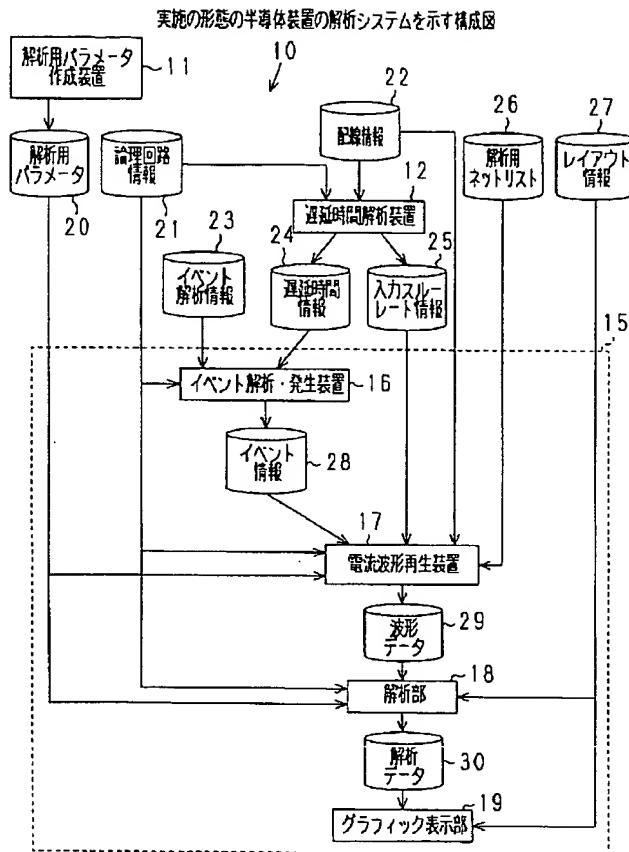
【図21】従来の解析例を示す説明図

【符号の説明】

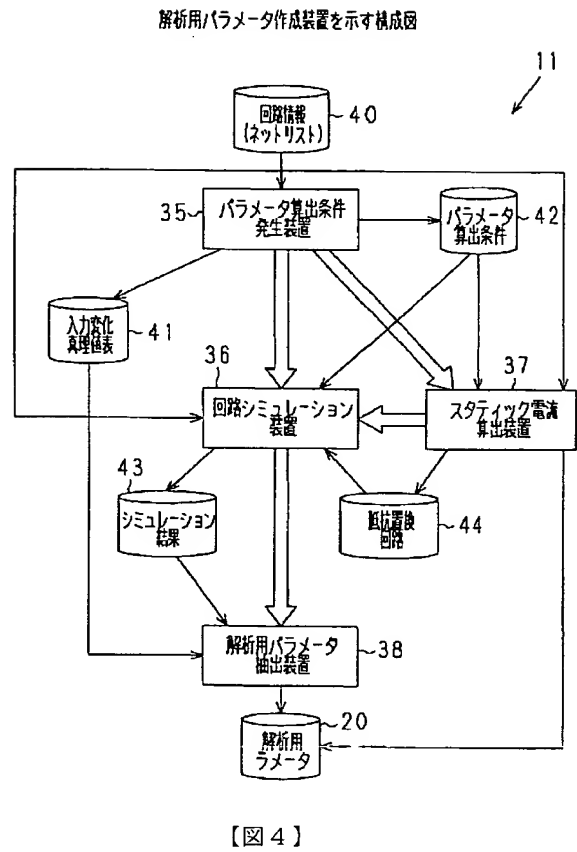
- 16 イベント解析・発生装置
- 17 電流波形再生装置
- 20 解析用パラメータ
- 21 論理回路情報
- 22 配線情報
- 23 イベント解析情報
- 24 遅延時間情報
- 25 入力スルーレート
- 26 解析用ネットリスト
- 28 イベント情報
- 29 波形データ
- 35 パラメータ算出条件発生装置
- 36 回路シミュレーション装置
- 37 スタティック電流算出装置
- 38 解析用パラメータ抽出装置
- 40 回路情報
- 41 入力変化真理値表
- 42 パラメータ算出条件
- 43 シミュレーション結果
- 44 抵抗置換回路
- 65 デバイス特性
- 66 全抵抗
- 67 スタティック電流パラメータ

(11)

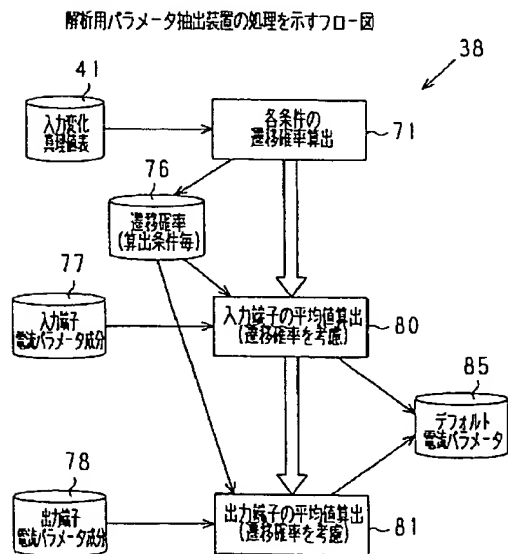
【図1】



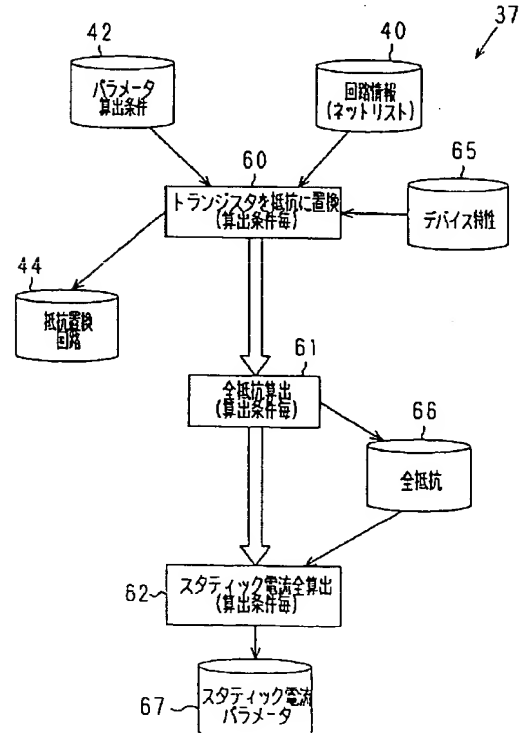
【図2】



【図6】

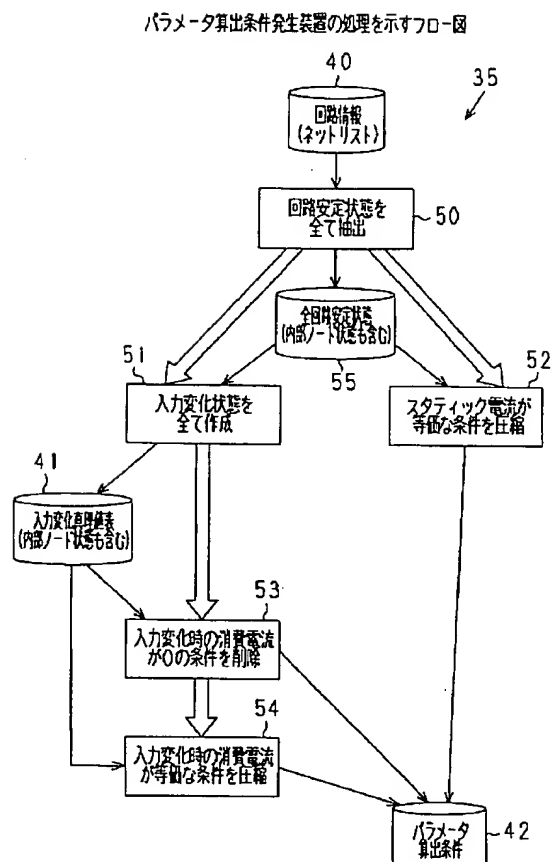


スタティック電流算出条件発生装置の処理を示すフロー図



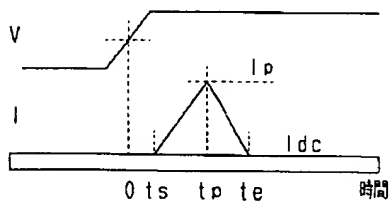
(12)

【図3】



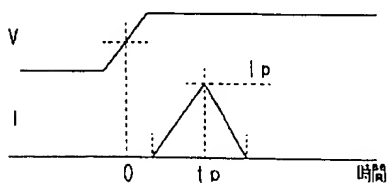
【図7】

実施の形態の解析用パラメータを示す説明図

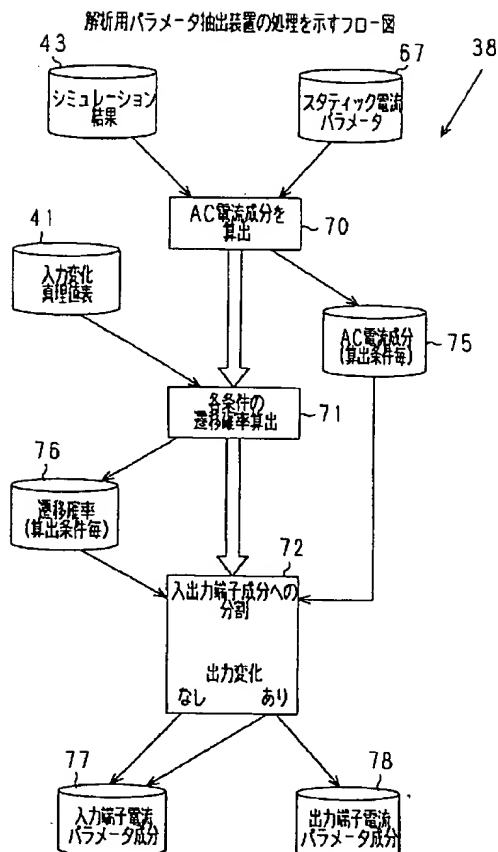


【図20】

従来の三角波近似による電流加算を示す説明図

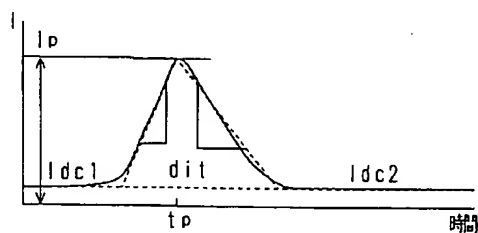


【図5】



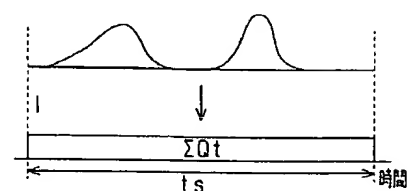
【図8】

実施の形態の解析用パラメータを示す説明図



【図19】

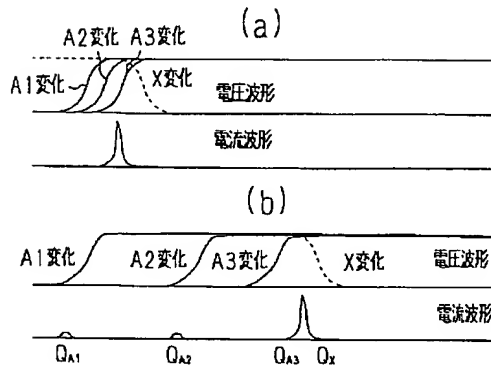
従来の平均電流算出を示す説明図



(13)

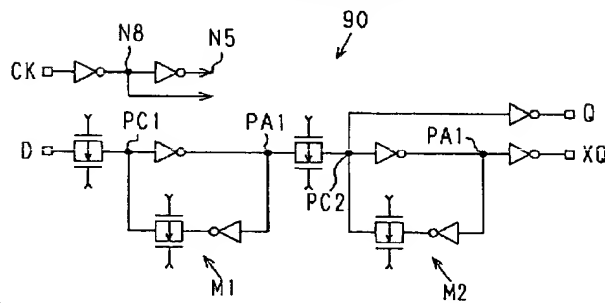
【図9】

多入力回路の入出力電圧・電流波形を示す説明図



【図11】

Dフリップフロップの論理等価回路図



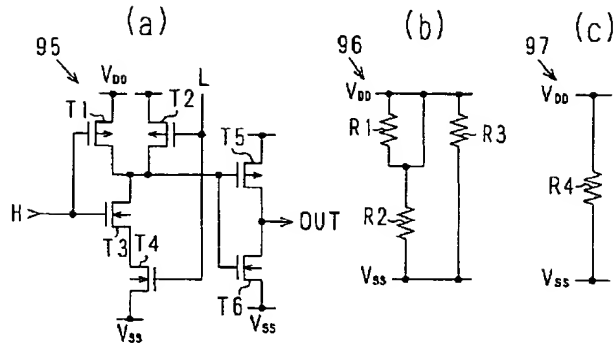
【図13】

Dフリップフロップの入力変化真値表を示す説明図

	入力	メモリ	出力	内部ノード	
	D CK	PC1 PC2	Q XQ	N8 N5 PC1 PA1 PC2 PA2	
(1)	0 up	0 up	dn up	dn up 0 1 up dn	(a) → (c)
(2)	0 up	0 1	L H	dn up 0 1 1 0	(b) → (c)
(3)	1 up	1 dn	up dn	dn up 1 0 dn up	(f) → (h)
(4)	1 up	1 0	H L	dn up 1 0 0 1	(e) → (h)
(5)	0 dn	0 1	L H	up dn 0 1 1 0	(c) → (b)
(6)	0 dn	dn 0	H L	up dn dn up 0 1	(d) → (a)
(7)	1 dn	1 0	H L	up dn 1 0 0 1	(h) → (e)
(8)	1 dn	up 1	L H	up dn up dn 1 0	(e) → (f)
(9)	up 0	up 0	H L	1 0 up dn 0 1	(a) → (e)
(10)	up 0	up 1	L H	1 0 up dn 1 0	(b) → (f)
(11)	up 1	0 1	L H	0 1 0 1 1 0	(c) → (e)
(12)	up 1	1 0	H L	0 1 1 0 0 1	(d) → (h)
(13)	dn 0	dn 0	H L	1 0 dn up 0 1	(e) → (a)
(14)	dn 0	dn 1	L H	1 0 dn up 1 0	(f) → (b)
(15)	dn 1	0 1	L H	0 1 0 1 1 0	(e) → (c)
(16)	dn 1	1 0	H L	0 1 1 0 0 1	(h) → (d)

【図10】

抵抗置換回路の作成を示す説明図



【図12】

Dフリップフロップの真値表を示す説明図

	入力	メモリ	出力	内部ノード	
	D CK	PC1 PC2	Q XQ	N8 N5 PC1 PA1 PC2 PA2	
(a)	0 0	0 0	H L	1 0 0 1 0 1	
(b)	0 0	0 1	L H	1 0 0 1 1 0	
(c)	0 1	0 1	L H	0 1 0 1 1 0	
(d)	0 1	1 0	H L	0 1 1 0 0 1	
(e)	1 0	1 0	H L	1 0 1 0 0 1	
(f)	1 0	1 1	L H	1 0 1 0 1 0	
(g)	1 1	0 1	L H	0 1 0 1 1 0	
(h)	1 1	1 0	H L	0 1 1 0 0 1	

【図14】

パラメータ算出条件の作成を示す説明図

	入力	メモリ	出力	内部ノード	
	D CK	PC1 PC2	Q XQ	N8 N5 PC1 PA1 PC2 PA2	
(1)	0 up	0 up	dn up	dn up 0 1 up dn	
(2)	0 up	0 1	L H	dn up 0 1 1 0	
(3)	1 up	1 dn	up dn	dn up 1 0 dn up	
(4)	1 up	1 0	H L	dn up 1 0 0 1	
(5)	0 dn	0 1	L H	up dn 0 1 1 0	
(6)	0 dn	dn 0	H L	up dn dn up 0 1	
(7)	1 dn	1 0	H L	up dn 1 0 0 1	
(8)	1 dn	up 1	L H	up dn up dn 1 0	
(9)	up 0	up 0	H L	1 0 up dn 0 1	
(10)	up 0	up 1	L H	1 0 up dn 1 0	
(13)	dn 0	dn 0	H L	1 0 dn up 0 1	
(14)	dn 0	dn 1	L H	1 0 dn up 1 0	

(14)

【図15】

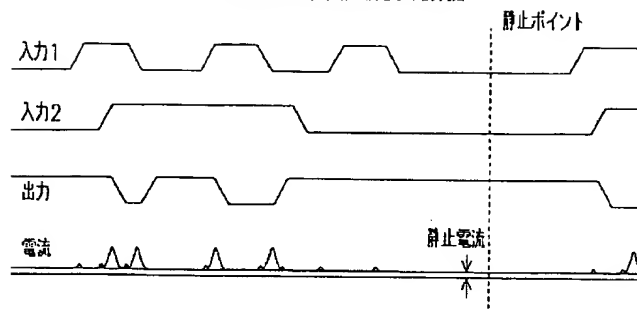
パラメータ算出条件を示す説明図

	入力		メモリ		出力		内部ノード					
	D	CK	PC1	PC2	O	XQ	N8	N5	PC1	PA1	PC2	PA2
(1)	0	up	0	up	dn	up	dn	up	0	1	up	dn
(2)	0	up	0	1	L	H	dn	up	0	1	1	0
(3)	1	up	1	dn	up	dn	dn	up	1	0	dn	up
(5)	0	dn	0	1	L	H	up	dn	0	1	1	0
(6)	0	dn	dn	0	H	L	up	dn	dn	up	0	1
(8)	1	dn	up	1	L	H	up	dn	up	dn	1	0
(9)	up	0	up	0	H	L	1	0	up	dn	0	1
(13)	dn	0	dn	0	H	L	1	0	dn	up	0	1

94

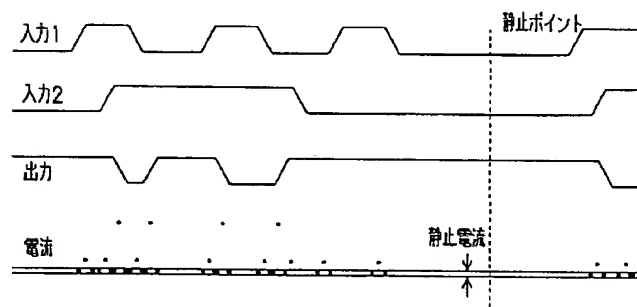
【図16】

LSI解析装置による解析例を示す説明図



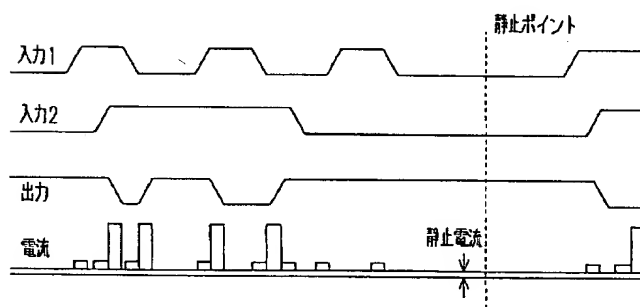
【図18】

LSI解析装置による解析例を示す説明図



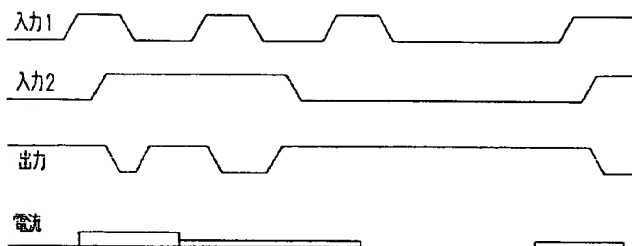
【図17】

LSI解析装置による解析例を示す説明図



【図21】

従来の解析例を示す説明図



フロントページの続き

(72) 発明者 脇田 誠
愛知県春日井市高蔵寺町二丁目1844番2
富士通ヴィエルエスアイ株式会社内

(72) 発明者 松澤 孝行
愛知県春日井市高蔵寺町二丁目1844番2
富士通ヴィエルエスアイ株式会社内

THIS PAGE BLANK (USPTO)